

# **G I D E**

**Die IDE Baugruppe  
Für den NDR-Klein-Computer**

Jens Mewes 2006

# Inhalt

Einführung .....	3
Funktionsbeschreibung .....	4
Aufbauanleitung.....	5
Stückliste.....	5
Bestückungsanleitung .....	6
CPLD Programmierung.....	7
Adressierung.....	8
Schaltplan.....	9
Bestückungsplan .....	10
Layout der Lötseite .....	11

# Einführung

Die GIDE Baugruppe ist aus dem Wunsch heraus entstanden, moderne IDE-Festplatten an den NDR-Klein-Computer anzuschließen.

Warum eigentlich GIDE?

Die Antwort hierauf weiß ich leider nicht, da es sich bei dieser Baugruppe nicht um eine komplette Eigenentwicklung handelt, sondern um eine Adaption einer bestehenden Schaltung.

Die original Schaltung ist eine Entwicklung von Tilmann Reh. Er hatte eine sehr einfache Möglichkeit entwickelt ein IDE-Interface „unter“ einen Z80 Prozessor zu montieren. Des Weiteren gab es eine ECB-Bus Version dieser Schaltung. Das Problem bei diesen Schaltungen ist das es sich hierbei noch um so genannte „TTL Gräber“ handelt. Das heißt, es wurden sehr viele TTL-ICs verbaut, die heutzutage z.T. nur noch schwierig zu bekommen sind. Daher habe ich diese Schaltungen auf einen CPLD von Xilinx adaptiert. Ein CPLD ist ein programmierbarer Logik Baustein in den man fast beliebige Schaltungen „einbrennen“ kann. Die Wahl fiel auf einen Xilinx CPLD, da die Entwicklungs- und Programmiersoftware hierfür von der Firma Xilinx kostenlos zur Verfügung steht und ein Programmieradapter sehr einfach aufzubauen ist.

## Funktionsbeschreibung

Bei der IDE-Schnittstelle handelt es sich um eine sehr einfache 16Bit Schnittstelle, die neben den Datenleitungen noch über 3 Adressleitungen, 2 Select Signale und je eine Read- und Writeleitung verfügt. Diese Signale werden vom CPLD aufbereitet. Das Aktiv-Signal der IDE-Schnittstelle ist an den LED-Anschluss geführt. Die RESET-Leitung geht direkt an den NDR-Bus. Die weiteren IDE-Signale werden hier nicht verwendet.

Der CPLD ist grob in drei Funktionsblöcke aufgeteilt. Diese sind die Adressier- und Dekodierlogik, hier wird die Adresse des IO-Zugriffs mit der eingestellten Adresse verglichen und die internen Komponenten werden angesprochen.

Der Daten Multiplexer/Demultiplexer, hier werden die 16 Bit Daten des IDE-Busses auf die 8 Bit des NDR-Busses umgesetzt bzw. umgekehrt.

Und die Steuerlogik, sie sorgt für das korrekte Ansprechen des IDE-Busses.

Eine Besonderheit hierbei ist das z.B. ein Lesezugriff auf den IDE-Bus der 16 Bit Daten liefert, beim ersten Lesezugriff die unteren 8 Bit liefert und beim Zweiten auf der gleichen Adresse die oberen 8 Bit des 16 Bit Datenwortes liefert. Erst mit einem dritten Lesezugriff wird ein neues 16 Bit Datenwort vom IDE-Bus geholt, das auch wieder aufgeteilt an den NDR-Bus geliefert wird.

Bei den Schreibzugriffen wird dieser Vorgang umgekehrt ausgeführt.

Durch diese „intelligente“ Steuerung wird aus der Übertragung von 256 16 Bit Worten (ein Standard Datensektor) des IDE-Busses, eine lineare Übertragung von 512 8 Bit Bytes, die man ohne umsortieren abspeichern kann.

Eine genauere Beschreibung der GIDE sowie der IDE-Schnittstelle findet man auf der GIDE-Seite von Tilmann Reh

<http://www.gaby.de/gide>.

# Aufbauanleitung

## Stückliste

C1	100nF	
C2	100nF	
C3	100nF	
IC1	XC9572PC84	Xilinx CPLD
SO1	84-polige PLCC Fassung	
LED1	Grün	LED mit Anschlusskabel und 1x2pol Buchse
R1	1k $\Omega$	
R2	330 $\Omega$	
RN1	Widerstandsnetzwerk 8x1k $\Omega$	
RN2	Widerstandsnetzwerk 8x1k $\Omega$	
RN3	Widerstandsnetzwerk 4x3,3k $\Omega$	
ADR	Stiftleiste 2x4pol gerade	Adresskodierung
BUS	Stiftleiste 1x30pol gewinkelt	NDR-Bus
LED	Stiftleiste 1x2pol gewinkelt	LED Anschluss
PROG	Stiftleiste 1x6pol gerade	Programmierstecker für CPLD (kann entfallen)
SV1	40-pol Wannenstecker	IDE Anschluss

3 bis 4 Jumper (Kurzschlussbrücken) oder Lötbrücken

sowie die GIDE Platine V1.2

## Bestückungsanleitung

Beim Einlöten der Bauelemente muss man mit den 3 Drahtbrücken auf der Bestückungsseite beginnen, diese sind im Bestückungsplan rot, denn 2 hiervon liegen später unter dem PLCC Sockel. Danach sollte man die gewinkelten Stiftleisten für die LED und den NDR-Bus einlöten, bei letzterem sollte man bei einem der mittleren Pins beginnen und sich nach außen arbeiten, da es sonst leicht zu einer Delle in der Mitte der Stiftleiste kommt. Als nächstes sind die beiden Widerstände dran, dann die Blockkondensatoren und die Widerstandsnetzwerke. Nun folgen die beiden geraden Stiftleisten, wobei der PROG Stecker entfallen kann (er dient nur zur Programmierung des CPLDs). Jetzt kommt der 84 polige PLCC Sockel und zum Schluss der 40 polige Wannenstecker.

## CPLD Programmierung

Zur Programmierung des CPLDs benötigt man das ISE-Webpack von Xilinx, dieses kann man (nach kostenloser Registrierung) von der Webseite [www.xilinx.com](http://www.xilinx.com) laden. Des weiteren braucht man einen Programmieradapter ich habe hierfür die Schaltung von [www.holger-klabunde.de](http://www.holger-klabunde.de) verwendet. Der Programmierstecker auf der GIDE Platine hat die Belegung dieses Programmers. Die CPLD-Daten sind in der Datei Xilinx.zip, diese entpackt man am besten nach c:\xilinx und nicht nach Eigene Dateien, da einige Versionen des ISE-Webpacks nicht mit Leerzeichen in Verzeichnisnamen klar kommen.

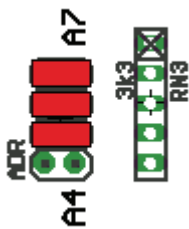
Zum Programmieren startet man den (Xilinx) Projekt Navigator und öffnet die Datei GIDE.ise, dort startet man unter Processes - Implement Design - Generate Programming File - Configure Device (iMPACT), iMPACT das eigentliche Programmier Tool.

Die obige Beschreibung ist für das ISE-Webpack V8.1i, bei anderen/neueren Versionen muss man unter Umständen die Datei neu "fitten", bevor man den CPLD programmieren kann.

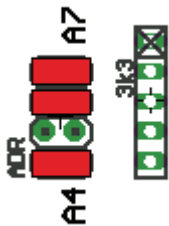
## Adressierung

Die GIDE belegt einen Adressraum von 16 Bit. Die Basisadresse wird mit den Jumpfern ADR eingestellt. Als Basisadresse habe ich \$FFFFFF10 gewählt, da diese bei den meisten NKC's noch frei ist. Es ist aber auch eine beliebige andere Adresse möglich. Bei den Jumpfern ist zu beachten, dass ein gesetzter Jumper LOW entspricht, ein Fehlender HIGH.

Hier 2 Beispielkonfigurationen:



Dies ist die Jumperanordnung für die Adresse \$FFFFFF10.



Dies ist die Jumperanordnung für die Adresse \$FFFFFF20.

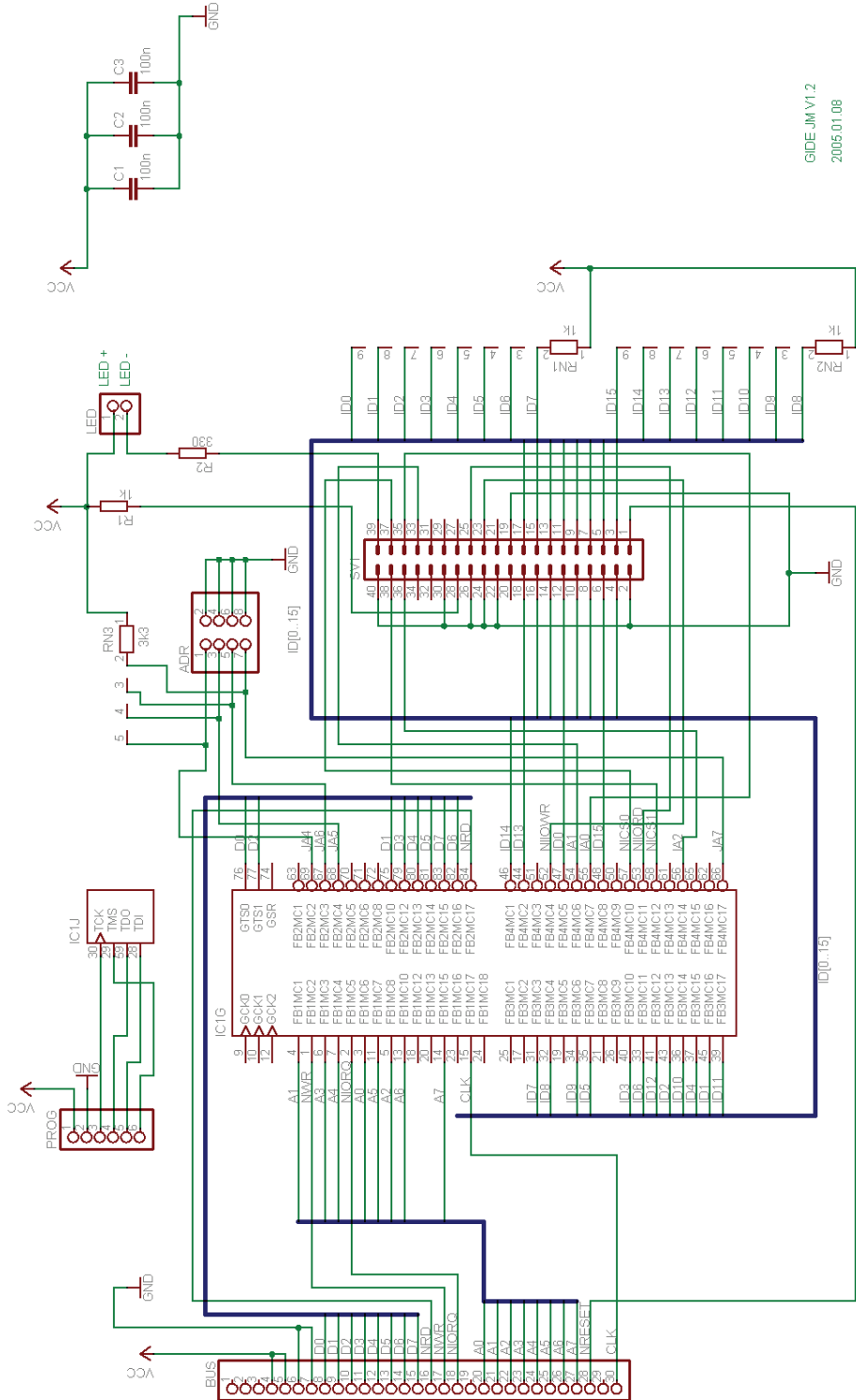
Von den 16 zugewiesenen Adressen werden nur 9 von der GIDE verwendet.

Bei einer Basisadresse von \$FFFFFF10 sind dies:

\$FFFFFF16	IDE_DOR	
\$FFFFFF18	IDE_DAT	DatenRegister
\$FFFFFF19	IDE_ERR	FehlerRegister
\$FFFFFF1A	IDE_SCNT	SectorCountRegister
\$FFFFFF1B	IDE_SNUM	SectorNummerRegister
\$FFFFFF1C	IDE_CLO	ClusterLowRegister
\$FFFFFF1D	IDE_CHI	ClusterHighRegister
\$FFFFFF1E	IDE_SDH	SideHeadRegister
\$FFFFFF1F	IDE_CMD	CommandRegister

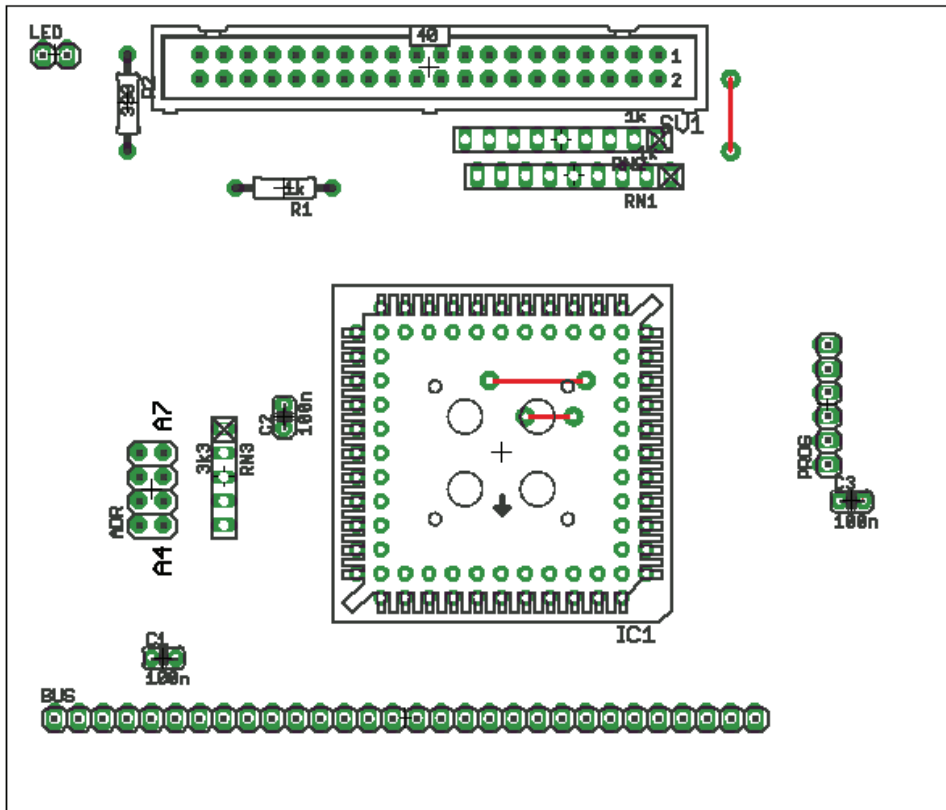


# Schaltplan



GIDEJM V1.2  
2005.01.08

# Bestückungsplan



# Layout der Lötseite

